

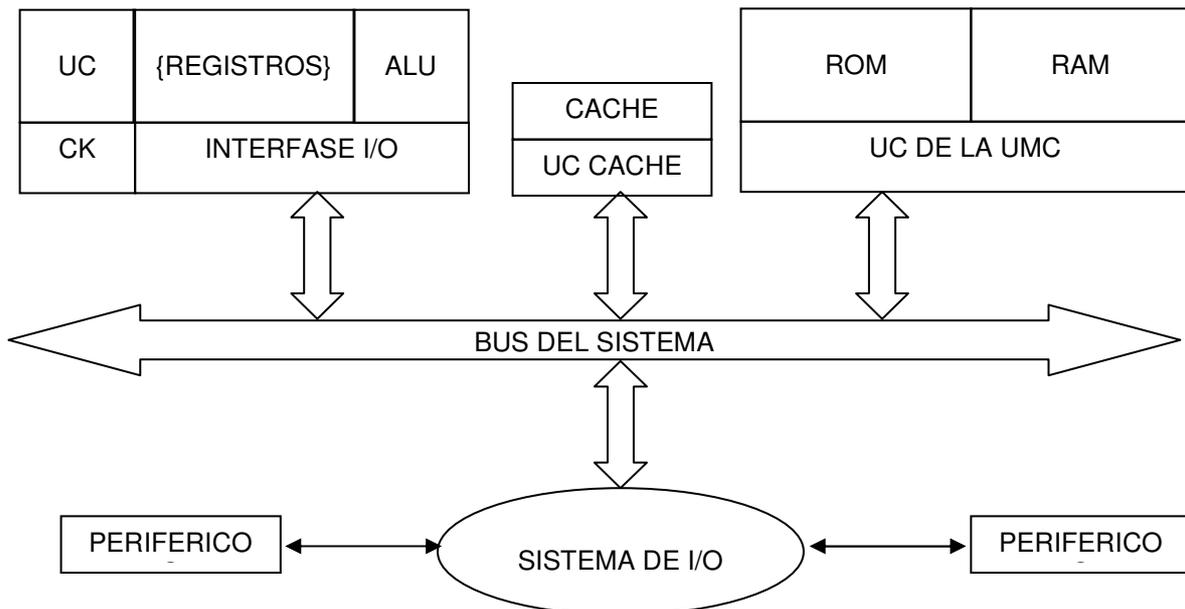
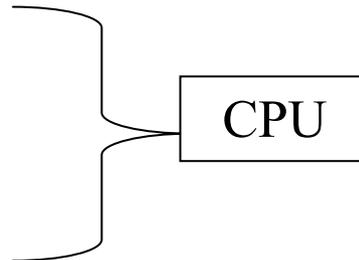


Módulo II. Arquitectura de la Computadora

1. Estructura de un Procesador. Especificaciones de un Microprocesador

Componentes:

- UC.
- ALU
- {Registros internos}
- Buses internos.
- Ck.
- Canales e interfases.
- UMC
- Interfases de I/O. Canales y Controladoras. Buses que tienen su propio canal o controladora.
- Memoria Cache.



1.1. CPU

Concepto

Controla y administra toda Operación que implique procesamiento dentro del Sistema.

Ejecuta 1 a 1 cada Instrucción que componen los procesos, que conforman los programas de sistemas o de usuario.

Cada Instrucción es almacenada en UMC.



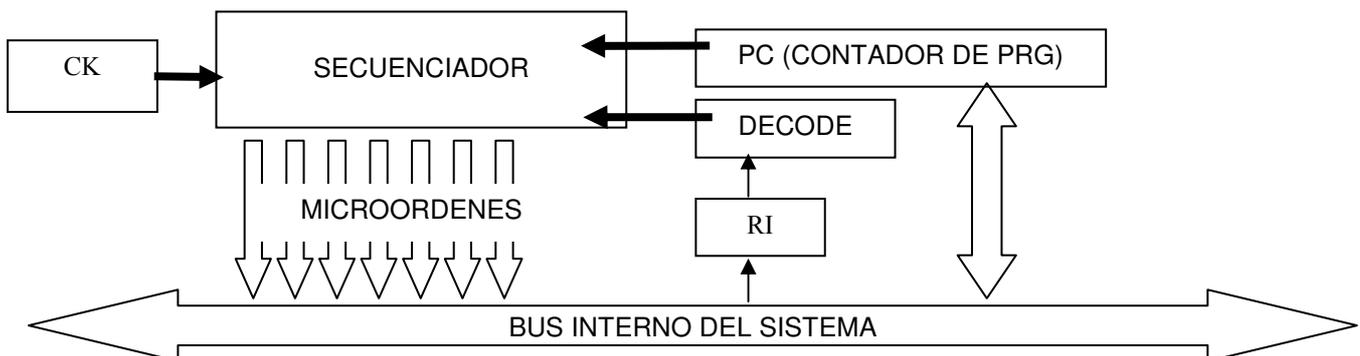
Composición

- UC.
- Unidad de Proceso.
- Conjunto de Registros.

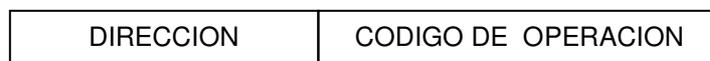
Funciones

- Controlar y supervisar todo el sistema de cómputos en base a un programa almacenado en UMC.
- Desarrollar las operaciones aritméticas y lógicas que sirven para procesar los datos. Controlando las secuencias de ejecución de las Instrucciones.
- Controlar el envío/recepción de datos desde las unidades de I/O a la UMC, y viceversa, para ello usa el DMA (Direct Memory Access).

1.2. Esquema de UC



Instrucción



La Dirección se carga en el PC.

El Código de Operación se carga en el RI, y luego se decodifica.

Composición

Los módulos generales que componen una UC, son los siguientes.

- PC (Contador de Programa).
- RI (Registro de Instrucciones).
- Decode (Decodificador de Instrucciones).
- CK (Reloj del Sistema Procesador).
- Secuenciador.



PC: Es el Program Counter, llamado Registro de Control de Secuencia (RCS) Contiene la Dirección en UMC de la próxima Instrucción a ejecutar. Dentro se incrementa en uno, en forma automática.

RI (Registro de Instrucción): Recibe la Instrucción, a ejecutar. He ira desplazando su contenido al Decodificador en función de la secuencia de ejecución.

Decode (Decodificador). Recibe el Código de Operación que se encuentra en el RI. Emite una decodificación hacia el circuito secuenciador, de la Instrucción a ejecutar.

CK (Clock): Da los ciclos de procesamiento.

Ej: 8MHz corresponde a

1 ciclo = $1/8000000 = 125$ nsg.

Las Instrucciones se ejecutan usando entre 2 ciclos y 206 ciclos.

Secuenciador: Genera las MicroOrdenes que permiten que se coordine la ejecución de los Argumentos de la Instrucción en etapa de ejecución en la ALU. Va cambiando de estado los distintos módulos de la computadora.

Toda UC se puede decir que se compone de:

Procesador de Instrucciones.

Procesador de Direcciones.

Procesador de Operaciones.

Procesador de Interrupciones y de Entrada/Salida.

Se puede ver como tres subsistemas:

- Dispositivo maestro que procesa varios niveles de lenguaje.
- Dispositivo maestro de secuenciamiento y tiempo para toda la computadora.
- Dispositivo de Control.

Algoritmo de trabajo

1. Se asume la existencia de una Dirección de UMC, en donde se encuentra la Próxima Instrucción a ser ejecutada, que se ha cargado en el PC. Esto quiere decir que se ha cargado previamente una copia del Programa en la UMC, llamado Programa en Ejecución. Dividido en Procesos, compuesto por Instucciones, que tiene un Vector de Estado asociado.

2. La dirección de la Instrucción es enviada a la UMC usando el MAR (Memory Address Register) al bus de direcciones. Allí está referenciada una Instrucción que tiene dos partes, Código de Operación y Operandos. El Código de



Operación se carga en el RI, y los Operandos en el Acumulador o en otros registros previamente determinados para ello (estos se trabajaran en la ALU).

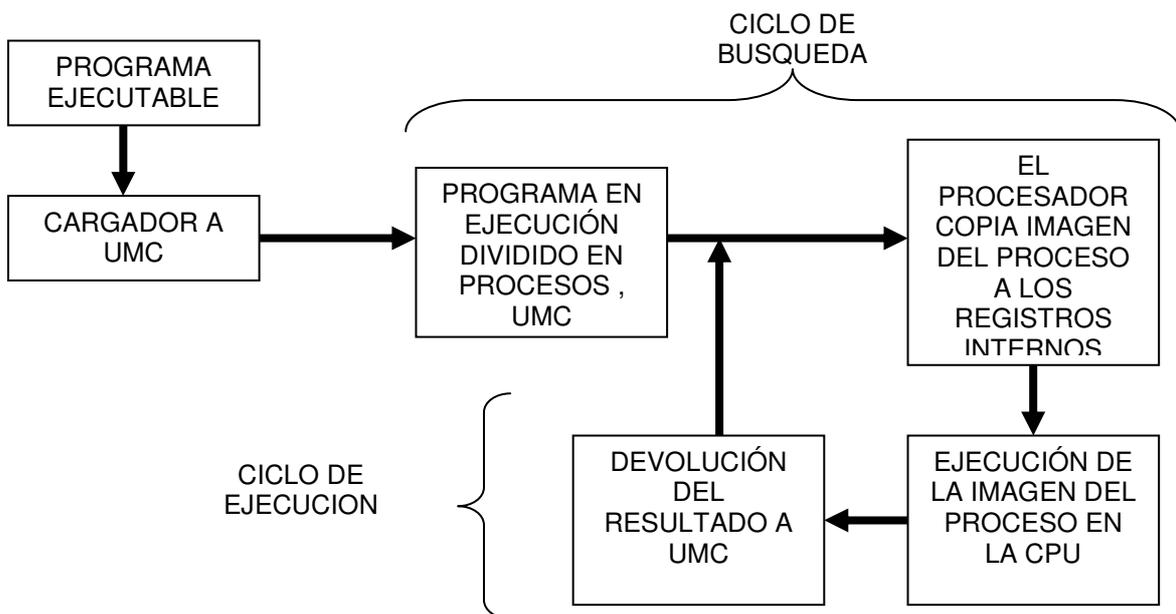
3. La Instrucción se separa en una parte de Operación que va al RI (Procesador de Operaciones) y la Dirección al PC (Procesador de Direcciones).

4. El procesador de direcciones transforma lo cargado en el PC en una dirección real en UMC. Allí se alojan los datos que referencia la Instrucción en ejecución.

El paso 4 se repite en ciclo continuo de operación, hasta que termina la ejecución, la búsqueda se llama Fetch.

El Procesador de Operaciones realiza, en forma superpuesta, otro ciclo que se llama de Ejecución.

Secuencia de Ejecución de un Programa:



1.3. ALU. (Arithmetic Logic Unit)

Es el modulo que realiza las Operaciones Matemáticas y Lógicas. Tales como *,+/, -; y lógicas como comparaciones.

Composición

- Circuito Operacional (COP).
- Registros de Entrada (REN)



- c. Registro Acumulador (RA).
- d. Registro de Estado (RES).

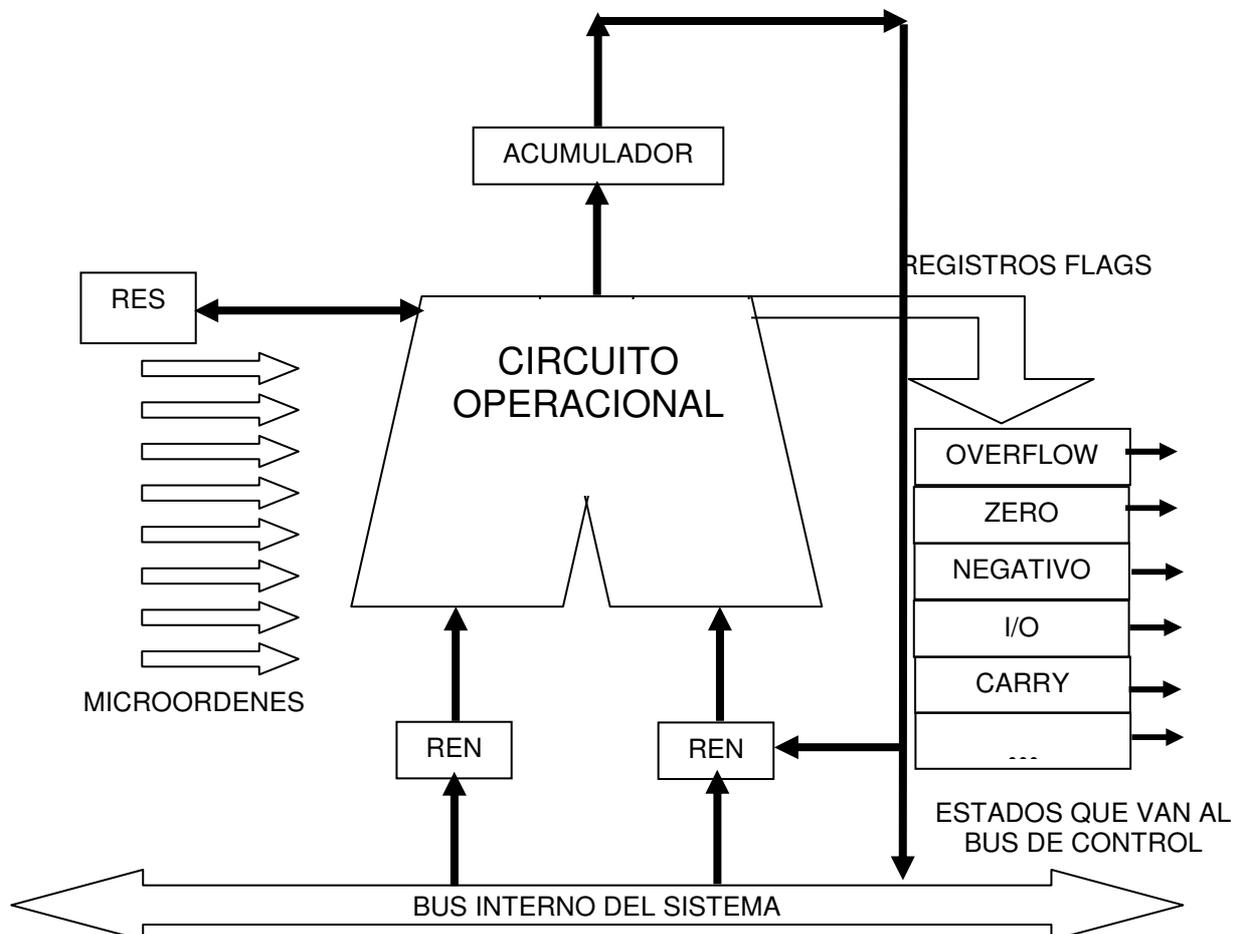
COP: Recibe los datos desde los RENs, y realiza las operaciones correspondientes de desplazamientos para realizar el Procesamiento ordenado por el Código de Operación de la Instrucción en ejecución.

REN: Son los registros que almacenan temporalmente los datos y operandos. Almacena temporalmente los resultados intermedios, y final de la operación (para el caso de una articulación con alguna otra Instrucción, posterior).

ACUM o RA: Almacena los resultados parciales y acarreos. Realiza el carry, en operaciones encadenadas. Es quien manda el resultado al Bus de Datos, que se graba en la dirección designada en el PC, en UMC.

RES: es un Conjunto de Biestables que coordina las operaciones, y permite guardar la última.

En algunos casos se utilizan los Registros Flags, que permiten guardar Estados Singulares, que se producen durante las operaciones.





1.4. UMC

Esta compuesta por un mapeo de ROM y RAM. Guarda los programas que se van a ejecutar.

Algunos Conceptos

Byte: Es el Termino Binario, mínimo 8 bits.

Carácter: Son los bits necesarios para representar un carácter de código.

Palabra: Es la unidad lógica de información. Es un número entero de bytes y caracteres.

Tiempo: en sg.

Millisg: $10^{\uparrow (-3)}$ sg

Microsg: $10^{\uparrow (-6)}$ sg

Nanosg : $10^{\uparrow (-9)}$ sg

Picosg : $10^{\uparrow (-12)}$ sg

Lectura a Memoria : Tiempo de recuperación de la Información en UMC, en determinada dirección.

Escritura en Memoria: Grabado en UMC, en dirección específica.

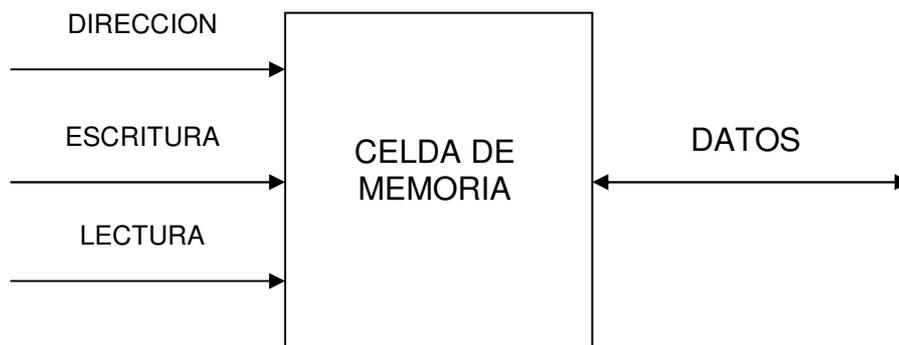
Dirección de Memoria: Ubicación física de una palabra en UMC.

Direccionamiento: Es la operación de ubicar un dato dada la Dirección específica.

Tiempo de Acceso: Va desde el instante de lanzamiento de una operación de lectura y el instante en que se dispone del primer dato buscado.

Capacidad de Memoria: Cantidad máxima de bits que contiene la UMC.

Capacidad de RAM: Tamaño en bytes de la UMC.





Toda memoria es un almacenador de información, y la posterior posibilidad de recuperación.

Es celda de memoria, cualquier dispositivo que almacena un bit. Es un flip-flop (biestable), capacitor, etc. Tiene dos valores, alto y bajo.

Byte: Binary Term, son 8 bits.

Caracter: Conjunto de Bits necesarios para representar un símbolo de un determinado código.

Palabra: Unidad lógica de información, y es la unidad de procesamiento. Compuesto por un número entero de Bytes o caracteres, y pares.

Lectura de Memoria: Es el proceso de extracción (recuperación) de la información almacenada, en una determinada dirección.

Escritura en Memoria: Operación que registra un dato en una dirección dada.

Direccionamiento: Operación que se usa para localizar una información dentro de la UMC.

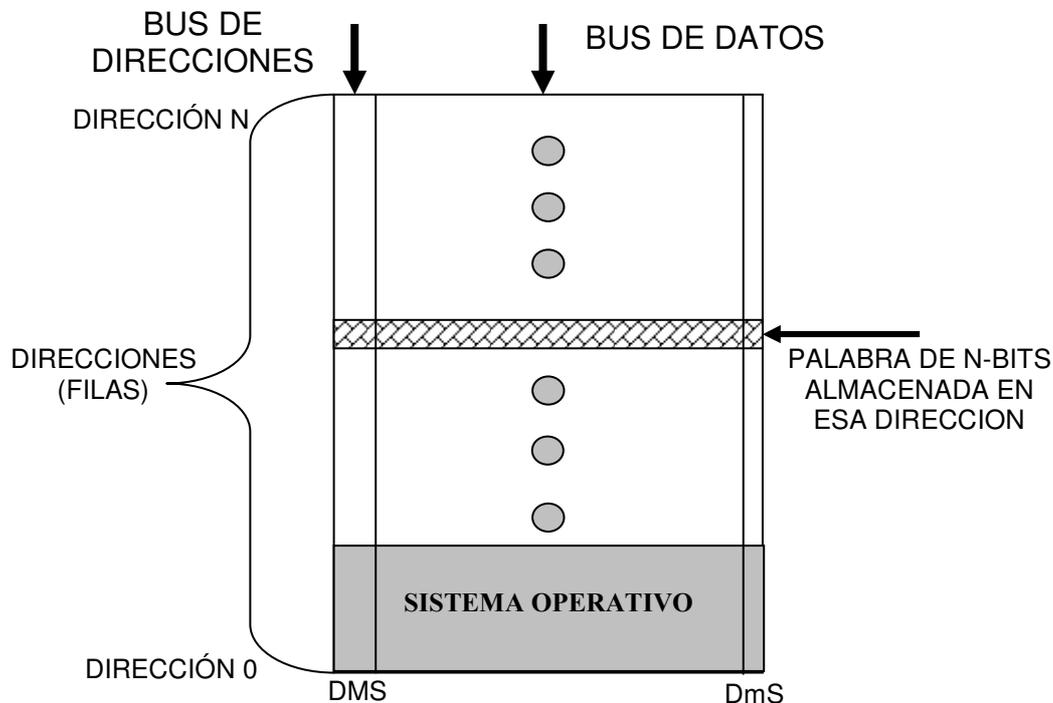
Tiempo de Acceso: Tiempo que transcurre entre el instante en que se lanza una operación de lectura y el instante en que se dispone de la primera información buscada.

Características de las Memorias

Volatilidad. Caso de conservación en el tiempo del estado previo en los flip-flops. Deben refrescarse.

Forma de Acceso: Puede ser Ramdon o Directo. Secuencial.

Se organizan en forma matricial, asimilando un registro a una dirección, y este registro se divide en celdas, que contienen los datos.



Jerarquía de Memoria

Es la siguiente:

- a. **Registros internos de la CPU:** Tiempos de acceso muy pequeños. Son Acumuladores, flags, registros y contadores.
- b. **Memoria interna de la CPU:** Almacenan las Instrucciones del Prg. de Usr, y el que se está ejecutando. Es llamada Memoria Cache interna de primer nivel. Es de tipo On chip.
- c. **Memoria Cache:** Es de tipo On board. Controlador por Hw. Alta velocidad de Acceso. Y es de 2do nivel. Aquí se guardan los datos estadísticamente más usados.
- d. **UMC:** Guarda los Programas y datos necesarios para su ejecución. Menor velocidad que la M Cache. Tiene tiempos de Acceso entre $10^{\wedge}6$ sg, y $10^{\wedge}9$ sg.
- e. **Memoria Secundaria:** Es el HD, cintas, CDs. Velocidades de $10^{\wedge}3$ sg. Es almacenamiento masivo.
- f. **Memoria Externa:** El mayor volumen y menor costo, son cintas, tambores, etc.

Tipos de Memorias

Nosotros sólo nos referiremos a las Memorias de Semiconductores. Usan un biestable electrónico llamado Flip-Flop, presenta sólo dos estados lógicos, 1 o 0. Su velocidad de acceso se mide en nsg.



- a. **Activas:** Pueden ser Estáticas o Dinámicas. Son volátiles.
- b. **Pasivas:** ROM – PROM, EPROM – RPROM y EAROM – EEROM. Solo lectura.
- c. **Otros tipos:** CCD, Burbujas y Ópticas.

a.1. RAM estáticas o SRAM: Cada FF almacena un bit, de allí que por chip se especifica en Kbits. Mientras que si se organiza por Bancos de Memoria, se mide por Kbyte. Son asincrónicas, no necesita CK para mantener la información, mientras haya tensión.

a.2. DRAM o Dinámicas: Usan un transistor MOS (Metal Oxid Semiconductor) como punto de Memoria, con ello se logra mayor velocidad y densidad de integración. Deben refrescarse porque almacena en base a efectos capacitivos, cada 1 msg.

Tipos de ROM

Se diferencian por el tipo de tecnología de fabricación y la forma de grabación.

- ROM por mask: Se graban en fábrica. No regrabables.
- PROM: Se pueden regrabar una vez.
- EPROM (Erasable PROM) – RPROM: Se graban por rayos ultravioletas.
- EAROM (Electrically Alterable ROM) y EEROM (Electrically erasable ROM) o llamadas NVRAM. Se graban por diferencias de potencial eléctrico.
- FLASH: Similar a la anterior, pero con mayor velocidad. No usa efectos capacitivos.

b.1. ROM y PROM (Programmable ROM): No es volátil, la graba el fabricante a pedido del cliente.

Son llamadas ROM de máscara, y se producen en grandes volúmenes. Las PROM permiten más de una grabación. Para grabarlas se usan Grabadoras de EPROM, son de tecnología bipolar. Muy rápidas.

b.2. EPROM (Erasable Programmable ROM) y RPROM (Reprogrammable – PROM).

Tienen el mismo principio de funcionamiento, y divergen en el sistema de borrado. Las EPROM se borran con luz ultravioleta, que cae sobre una ventana de cuarzo por 10 min. Luego se programa y puede durar hasta cinco años. Y se puede hacer hasta 100 veces. Es caro.

RPROM se borra eléctricamente, usa tecnología MOS, pero son más lentas que las bipolares.



b.3. EAROM (Electrically Alterable ROM) y EEPROM (Electrically Erasable PROM).

Es memoria no volatil. Lectura de alta velocidad y escritura lenta, nanosg. Se borra en 100 msg. Muy caras. Usa tecnología MNOS (Metal Nitruro Oxido Semiconductor).

c.1. CCD: Son dispositivos de carga Acoplada, que se graban eléctricamente. Muy rapidas, y de alta densidad. Muy caras.

Arquitectura de la UMC

Almacena Instrucciones, datos, y otras direcciones.

Se constituye en registros de UMC, compuestos por Celdas, y son longitud fija.

La cantidad de direcciones que se mapean es 2^{16} palabra de procesamiento.

Ej. $2^{16} = 65536$.

La Arquitectura modular esta compuesta por:

- a. RDM (Registro de Dirección de Memoria)
- b. RIM (Registro Intercambio de Memoria)
- c. SM (Selector de Memoria)

a. RDM: Previa a la Operación de R o W, se coloca aquí la dirección de la celda donde está el dato.

b. RIM: Si hay un Read, entonces se recibe aquí el dato señalado por el RDM, para luego enviarlo al destino. Si hay un Write, aquí se guarda la información a grabar y de allí se lleva a la celda indicada por el RDM.

c. SM: Se activa con cada R o W, conectando la celda con la dirección que está en el RDM y el contenido del RIM; permitiendo la transferencia de los datos.

Palabra en Memoria

Existen dos tipos de Direccionamiento:

a. Por Palabra (palabra fija) Almacena un número fijo de caracteres en cada celda.

b. Por Carácter: Almacena un carácter por celda, usando una palabra variable.

Palabra Fija (PF):

001A pepe

002B gonzalez



Palabra de longitud fija



Palabra Variable (PV)

001A p
001B e
001C p
001D e



1 Celda = 1 Char
4 celdas guardan una
palabra de 4 char

PV es más eficiente con el uso de Memoria, por colocar un char por celda.

PF tiene fragmentación de celda.

PF se usa para dar mayor velocidad en los cálculos, suman dos palabras por operación.

Las PCs usan PV.

Large System usan PF, son más rápidas.

2. Instrucciones

Toda Instrucción que procesa la CPU es llamada Instrucción Máquina, que se codifica en código máquina.

Desde el punto de vista de un programa se puede decir que las Instrucciones son la Interfase entre los Programas y los Recursos.

2.1. Tipos de Instrucciones

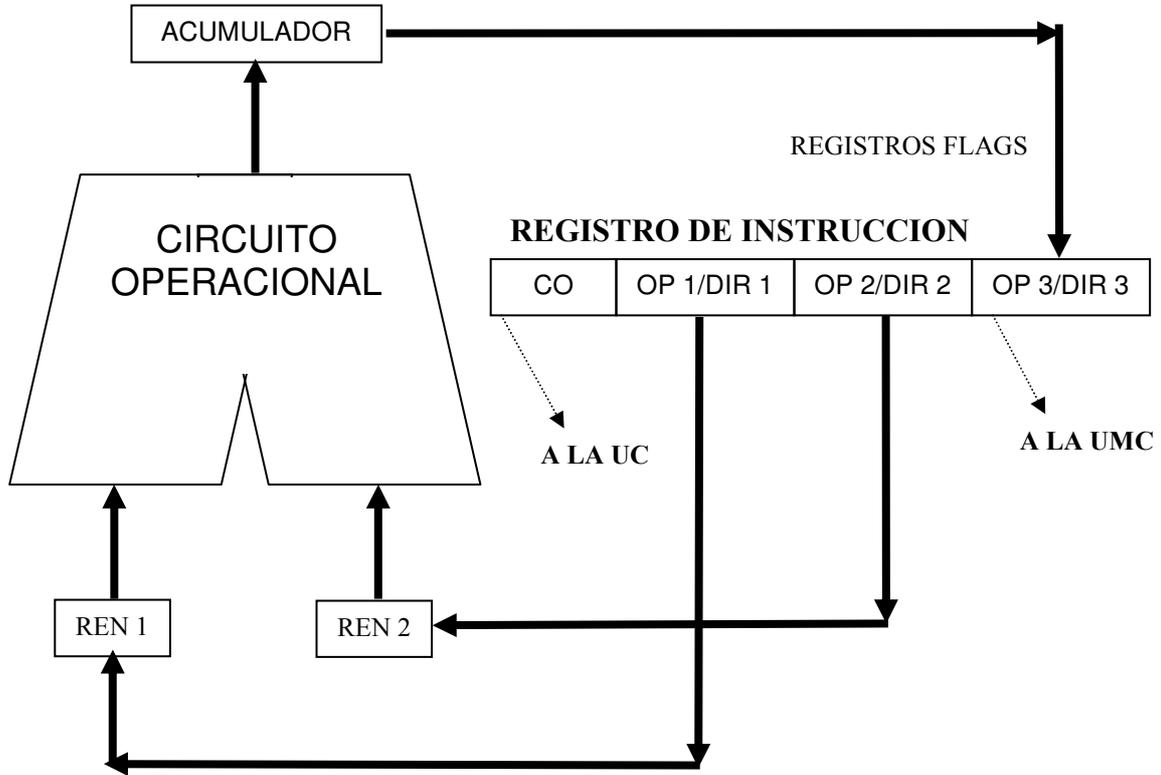
2.1.1. Según la Operación:

- a. Instrucciones de Cálculo Aritmético y Lógico.
- b. Instrucciones de Transferencia de datos.
- c. Instrucciones de Ruptura de Secuencia.
- d. Otras.

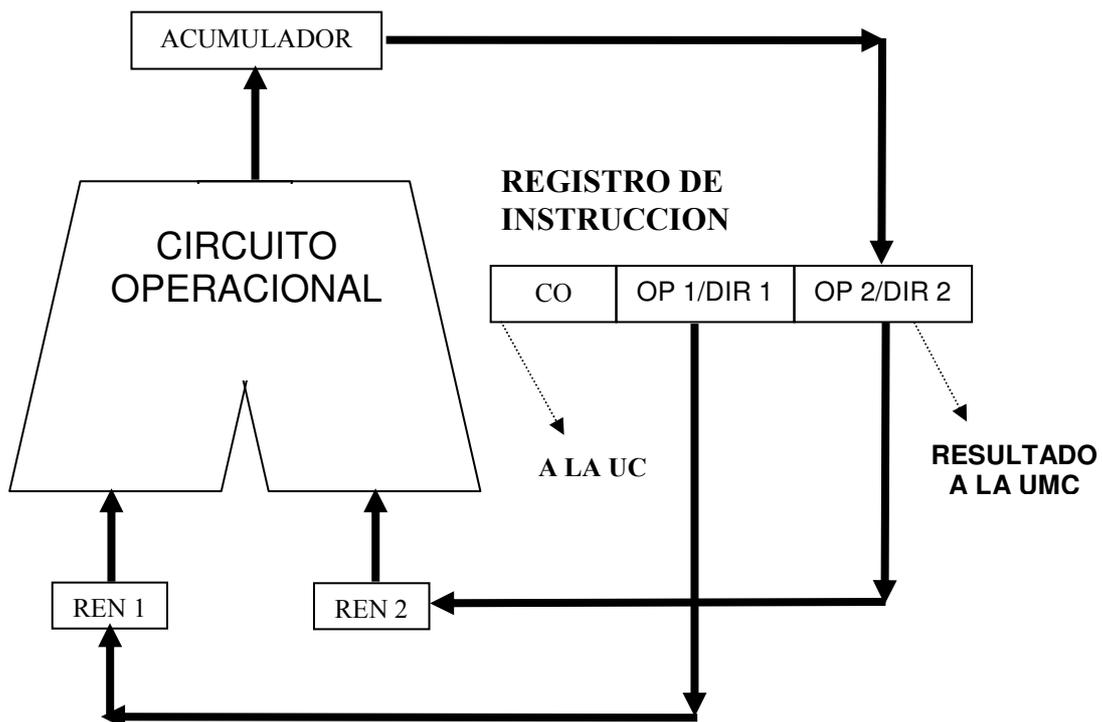


2.1.2. Según la Estructura

a. Instrucción de 3 Operandos o 3 Direcciones.

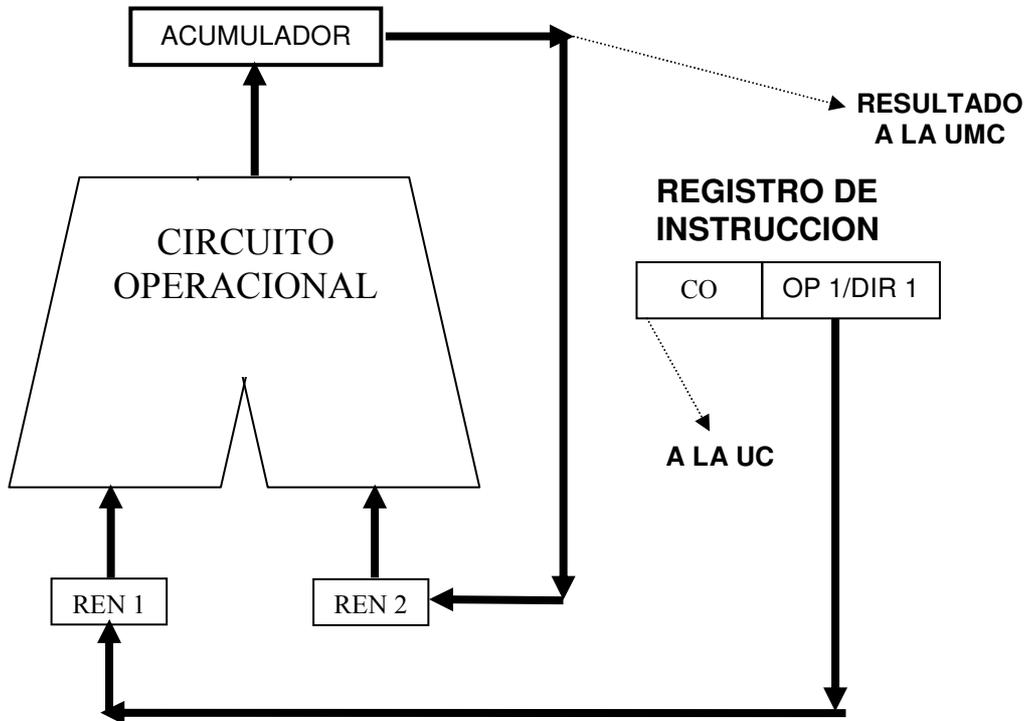


b. Instrucción de 2 Operandos o 2 Direcciones.

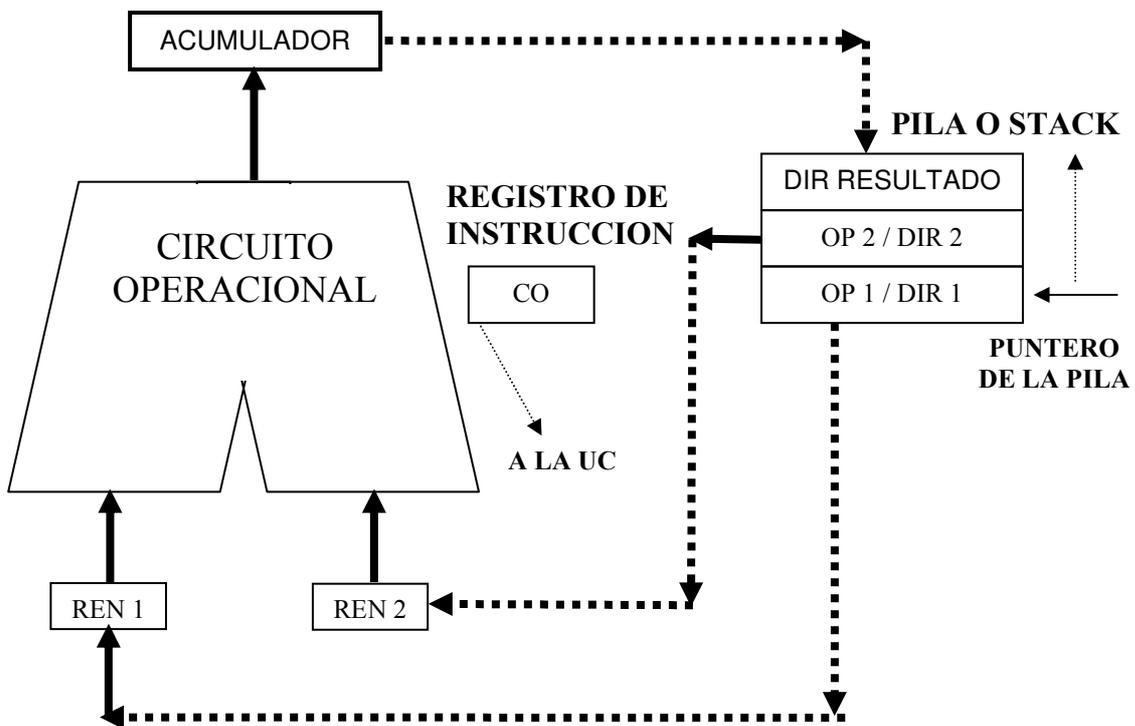




c. Instrucción de 1 Operando o 1 Dirección.



d. Instrucción sin Operando o Dirección.





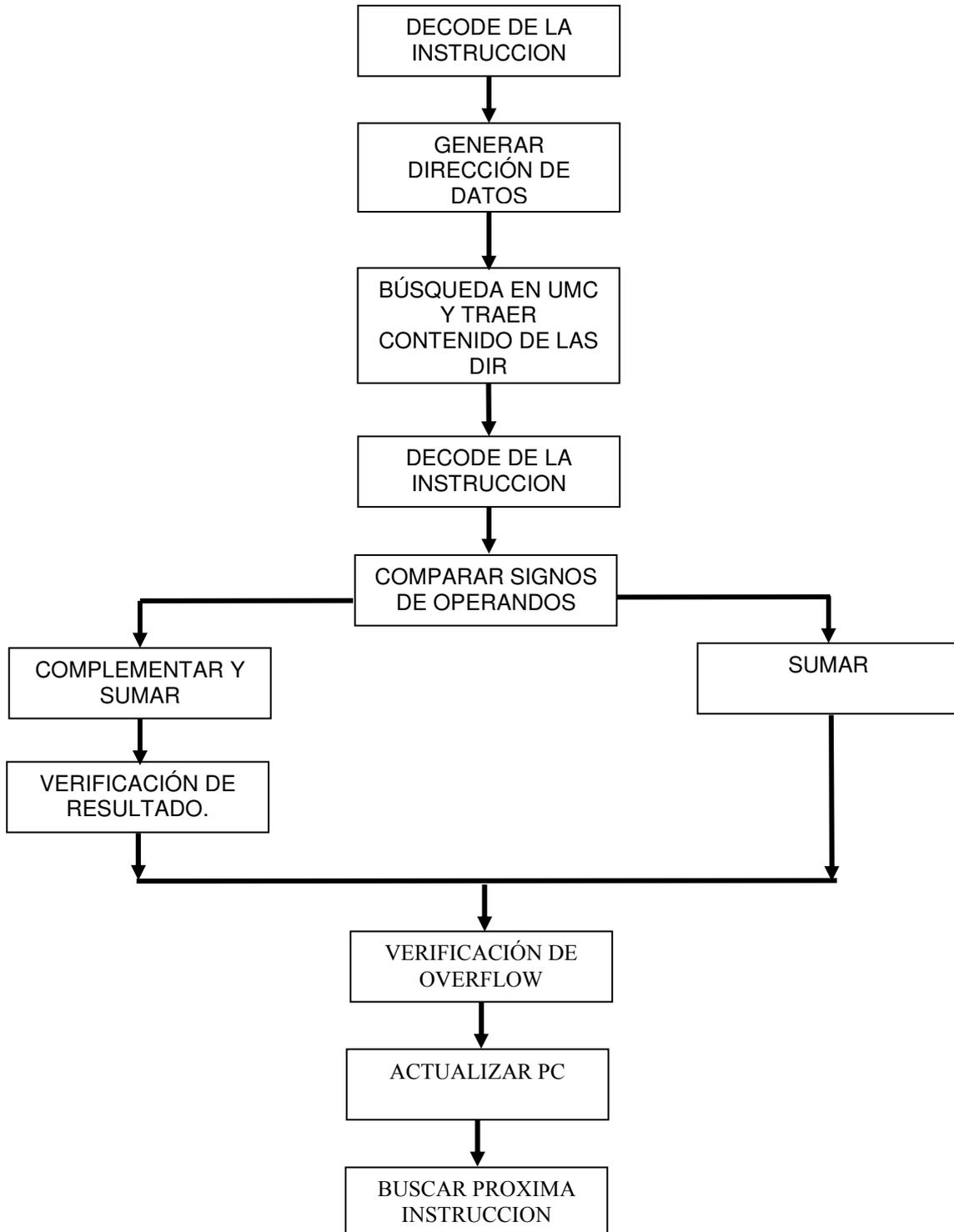
2.1.3. Según el Origen

- a. Instrucciones Privilegiadas (Reservadas para el SOp). No se Interrumpen. Se usan para:
 - Habilitar/Deshabilitar IRQs.
 - Acceso a Registros de Hw.
 - Acceso a Ports de I/O.
 - Acceso a zonas reservadas de UMC.

- b. Instrucciones Ordinarias (de USR). Se pueden Interrumpir. Sirven para ejecutar la secuencia de un Prg. De USR.



2.2. Ejemplo de ejecución de una Instrucción:
Podemos ver a continuación todos los pasos que se siguen al ejecutar una Suma.





3. Métodos de Direccionamiento

Se refieren al modo que se usa para indicar la posición de ubicación en UMC de los datos que son buscados. Son los operandos que intervienen en la operación.

3.1. Tipos

- Direccionamiento Inmediato.
- Direccionamiento Directo.
- Direccionamiento Indirecto.
- Direccionamiento Relativo.

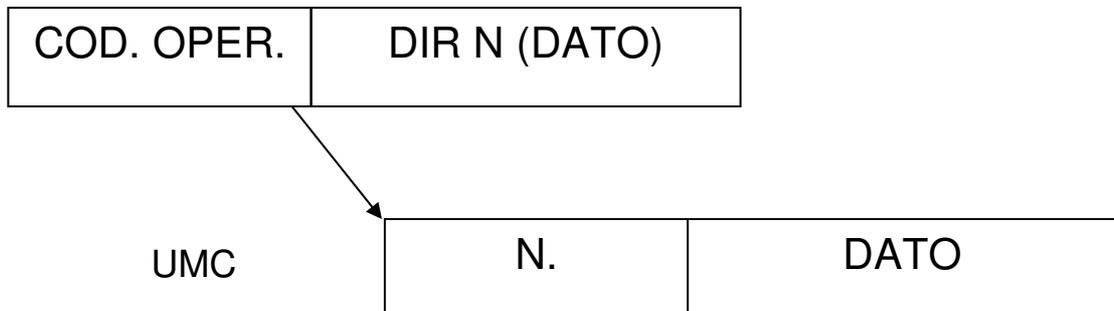
3.2. Direccionamiento Inmediato

El dato forma parte de la Instrucción. Por ello no se accede a la UMC para realizar la operación.



3.3. Direccionamiento Directo

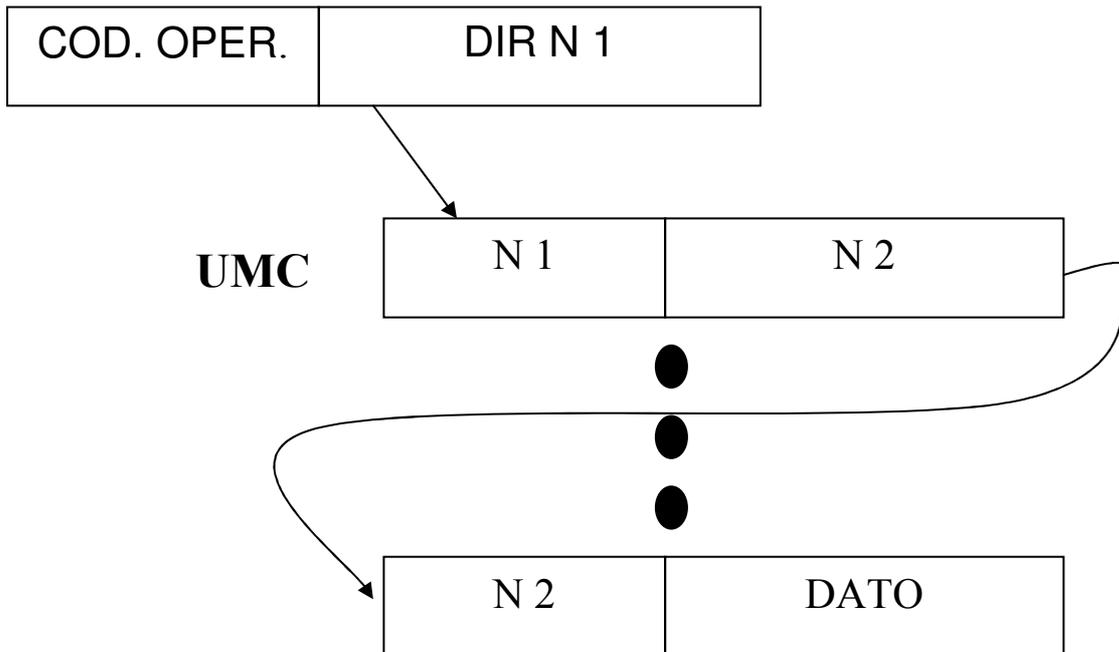
Aquí la Instrucción tiene el Código de Operación y la Dirección en la UMC, el Dato se encuentra separado en otra dirección, por ello debe ir a buscarlo. Se hace 1 acceso, aparte de la instrucción inicial.





3.4. Direccionamiento Indirecto

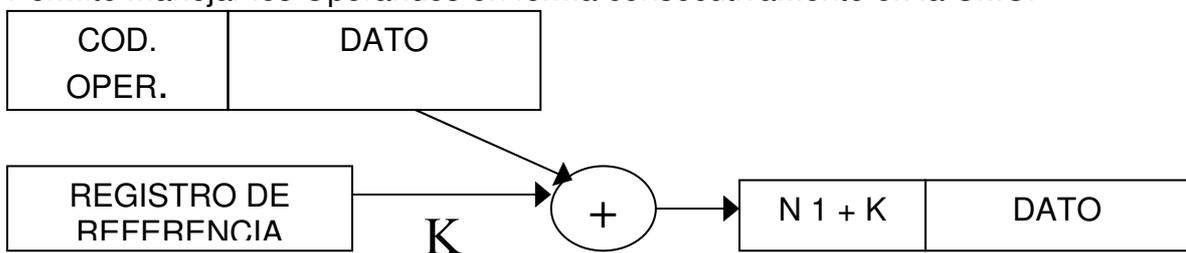
Aquí la Instrucción tiene la dirección en la UMC, que contiene a su vez la Dirección Real, donde se encuentra el Dato. Hace dos direccionamientos suplementarios, usando un ciclo de UMC.



3.5. Direccionamiento Relativo

Se usa un Registro de Referencia, que tiene un valor fijo, entonces la Dirección Real se obtiene sumando la dirección de la Instrucción más el Registro de Referencia.

Permite manejar los Operandos en forma consecutivamente en la UMC.



4. Ciclo de una Instrucción

Es el Conjunto de Acciones que son necesarias para ubicar y ejecutar una Instrucción. Tiene dos fases;

- Fase de Búsqueda: La Instrucción va de UMC a la UC.
- Fase de Ejecución: En la UC se opera la Instrucción.



4.1. Fase de Búsqueda

El tipo de Instrucción usada para desarrollar el tema es la siguiente.

SUMAR	DIR 1	DIR 2	DIR 3
-------	-------	-------	-------

Los pasos son los siguientes:

1. UC envía microorden para que PC, que vuelca en UMC, envíe su contenido al RDM de la UMC.
2. En UMC se localiza la dir en UM, guardada en RDM, entonces el SELECTOR envía la instrucción para que el RIM transfiera su contenido.
3. La Instrucción pasa del RIM de UMC al RI de UC.
4. El DECODE de la UC, interpreta la Instrucción. Entonces la operación Sumar en la UC activa en la ALU el circuito sumador, dado que la UC emite la microorden correspondiente.
5. El PC se incrementa en 1, entonces apunta a la 2da. Instrucción.

4.2. Fase de Ejecución

1. La dirección del 1er. Operando pasa al RI de la UC, al Registro RDM de la UMC.
2. El SELECTOR extrae de la UMC el dato y lo manda al RIM de la UMC.
3. Se carga el dato en el RIM, para luego pasar al REntrada1 de la ALU.
4. Se manda la Dirección del 2do. Operando desde el RI de la UC al RDM de la UMC.
5. SELECTOR de la UMC localiza el dato y lo envía al RIM de la UMC.
6. Se traslada el contenido del RIM de la UMC, correspondiente al 2do. Operando, al REntrada 2 de la ALU.
7. El SECUENCIADOR de la UC envía la microorden a la ALU, para ejecutar la Operación SUMAR. El resultado de la Operación pasa al Registro ACUM de la ALU.
8. El Registro RA de la ALU corresponde con el contenido del ACUM, que es el resultado de la Operación, y lo vuelca en el RIM de la UMC.
9. RI de la UC remite la Dirección 3, donde se guardará el contenido del RIM, al RDM de la UMC.
10. Pasa el Resultado del ACUM al RIM, coincidiendo en secuencia con la DIR 3. El resultado se guarda en la DIR 3 de la UMC.

5. Instrucciones de Ruptura de Secuencia

Permiten modificar (alterar) el Orden de Ejecución secuencial o correlativo.



Uniforman bucles o alternativas (bifurcaciones).

5.1. Tipos

- a. Instrucciones de Salto Incondicional. Si Existe la ISI, entonces la UC cambia la dirección del PC, por la nueva que tiene la Instrucción, que se encuentra en el RI.
- b. Instrucciones de Salto Condicional. La UC modifica la Dirección del PC, si y solo si, se cumple que para alguna condición de la Instrucción lo indica el bit de Registro de Estado.

6. Instrucciones de Entrada/Salida

Permiten hacer I/O de datos y ordenes a Dispositivos externos.

Se debe especificar:

- a. Tipo de Instrucción (I o O).
- b. Operación a realizar.
- c. Device objetivo.
- d. Dirección en la UMC, cuando sea necesario.

Se comunican usando IRQs de I/O, y no las procesa la CPU.